25.12.03

JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application:

2002年12月27日

REC'D 19 FEB 2004

PCT

WIPO

出 Application Number:

特願2002-382475

[ST. 10/C]:

[IP2002-382475]

出 Applicant(s):

セイコーエプソン株式会社

SUBMITTED OR TRANSMITTED IN COMPLIANCE WITH RULE 17.1(a) OR (b)

特許庁長官 Commissioner, Japan Patent Office 2004年 2月





Best Available Copy

【書類名】

特許願

【整理番号】

14P294

【あて先】

特許庁長官 殿

【国際特許分類】

H03K 4/12

【発明者】

【住所又は居所】

長野県諏訪市大和3丁目3番5号 セイコーエプソン株

式会社内

【氏名】

竹内 啓佐敏

【特許出願人】

【識別番号】

000002369

【氏名又は名称】

セイコーエプソン株式会社

【代理人】

【識別番号】

100091292

【弁理士】

【氏名又は名称】

増田 達哉

【電話番号】

3595-3251

【選任した代理人】

【識別番号】

100091627

【弁理士】

【氏名又は名称】

朝比一夫

【電話番号】

3595-3251

【手数料の表示】

【予納台帳番号】

007593

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】

0015134



ー 【プルーフの要否】

再



【書類名】

明細書

【発明の名称】 ノコギリ波発生装置及びノコギリ波発生方法、並びに、定電流 回路及び定電流回路の電流調整方法

【特許請求の範囲】

【請求項1】 ノコギリ波を生成するノコギリ波発生装置であって、

所定の周波数を持つ基準信号を生成する基準信号生成手段と、

前記基準信号生成手段によって生成された前記基準信号の周波数に基づいて、 ノコギリ波を形成するノコギリ波形成手段と、

前記基準信号の周波数の変動に応じて、前記ノコギリ波形成手段によって形成された前記ノコギリ波の傾きである $\Delta V/t$ を自動で補正する補正手段と、

を備えることを特徴とするノコギリ波発生装置。

【請求項2】 前記補正手段は、

前記ノコギリ波形成手段によって形成されたノコギリ波の電圧値と予め設定された電圧値とを比較する電圧比較器と、

前記周波数発生手段によって生成された前記基準信号の立ち上がりの位相と前 記電圧比較器の出力信号の位相とを比較する位相比較器と、

前記位相比較器の出力信号の高域成分をカットし、それによって得られた信号 を前記ノコギリ波形成手段に帰還するローパスフィルタと、

を備える請求項1に記載のノコギリ波発生装置。

【請求項3】 前記位相比較器は、前記電圧比較器の出力信号の位相が前記 基準信号の立ち上がりの位相よりも速い場合には、前記ノコギリ波の傾きである $\Delta V/t$ を小さくするようにLow Vでルの信号を出力し、前記電圧比較器の出力信号の位相が前記基準信号の立ち上がりの位相よりも遅い場合には、前記ノコギリ波の傾きである $\Delta V/t$ を大きくするようにHigh Vでルの信号を出力する請求項2に記載のノコギリ波発生装置。

【請求項4】 前記周波数発生手段は、PLL回路から構成される源周波数発生部と、該源周波数発生部の出力に基づいて、前記基準信号を生成する周波数発生部とを含む請求項2又は3に記載のノコギリ波発生装置。

【請求項5】 前記ノコギリ波形成手段は、定電流を出力する定電流回路と

、前記定電流回路の出力電流を充電するコンデンサと、前記コンデンサに充電された電荷を放電する半導体素子とを備える請求項2乃至4のいずれかに記載のノコギリ波発生装置。

【請求項6】 前記半導体素子は、IGFETである請求項5に記載のノコギリ波発生装置。

【請求項7】 前記電圧比較器の出力信号に基づいて、前記半導体素子のオン/オフ信号を出力して、前記コンデンサに充電された電荷の放電タイミングを制御するノコギリ波放電パルス手段を更に備える請求項5又は6に記載のノコギリ波発生装置。

【請求項8】 前記定電流回路は、前記ローパスフィルタの出力信号に基づいて、出力する電流量を制御可能である請求項5乃至7のいずれかに記載のノコギリ波発生装置。

【請求項9】 前記定電流回路は、ドレイン電流の定電流特性を用いるための第2のFETと、前記第2のFETのドレイン電流の制御用に、前記第2のFETのソース電極側に接続して設けられた第2のFETとから構成され、

前記第1のFETのゲート電極は、前記定電流回路の出力電流量を制御するために、前記ローパスフィルタの出力側に接続され、前記第2のFETのゲート電極及び前記第1のFETのドレイン電極は、一定の電圧値を前記定電流回路に供給する電圧源に接続される請求項5乃至8のいずれかに記載のノコギリ波発生装置。

【請求項10】 ノコギリ波を生成するノコギリ波発生方法であって、

所定の周波数を持つ基準信号を生成し、生成された基準信号に基づいて、ノコギリ波を形成し、形成されたノコギリ波の頂部と基準信号の立ち上がりとを位相比較し、その位相比較の結果に基づいて該ノコギリ波の傾きである $\Delta V/t$ を自動で補正することを特徴とするノコギリ波発生方法。

【請求項11】 前記自動補正ステップでは、

形成されたノコギリ波の電圧値が予め設定された電圧値に到達したときにパルス信号を生成し、前記基準信号の立ち上がりの位相と前記パルス信号の位相とを 比較して、前記パルス信号の位相が前記基準信号の立ち上がりの位相よりも速い 場合には、前記ノコギリ波の傾きである $\Delta V/t$ を小さくし、前記パルス信号の位相が前記基準信号の立ち上がりの位相よりも遅い場合には、前記ノコギリ波の傾きである $\Delta V/t$ を大きくするように補正される請求項 10 に記載のノコギリ波発生方法。

【請求項12】 一定の電圧値を供給可能な電圧源と、

ゲート電極が前記電圧源に接続され、ドレイン電極が定電流回路の出力端となる第2のFETと、

ドレイン電極が前記電圧源及び前記第2のFETのゲート電極に接続されるとともに、ゲート電極が前記定電流回路の出力電流量を制御するための電流量制御装置に接続され、該電流量制御装置の制御信号に基づいて、前記第2のFETのドレイン電極から出力される電流の電流量を調整可能な第1のFETと、

を備えることを特徴とする定電流回路。

【請求項13】 前記電流量制御装置は、ローパスフィルタを含み、前記制御信号は、前記第2のFETのドレイン電流として所望の電流量を出力するためにその電圧値を上昇及び下降可能な電圧信号である請求項12に記載の定電流回路。

【請求項14】 一定の電圧値を供給可能な電圧源と、第1のFETと、第2のFETとから構成される定電流回路において、第1のFETのゲート電極に印加する電圧値を変更することにより、第2のFETのドレイン電流の電流量を調整し、それによって定電流回路の出力電流量を変更することを特徴とする定電流回路の電流調整方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、ノコギリ波発生装置及びノコギリ波発生方法、並びに、定電流回路及び定電流回路の電流調整方法に関し、より詳細には、PWM駆動装置やPWM表示装置などで用いられるノコギリ波発生装置及びノコギリ波発生方法、並びに、定電流回路及び定電流回路の電流調整方法に関する。

[0002]



【従来の技術】

従来のノコギリ波発生装置では、水晶振動子などの固定発振周波数を利用して 所望の基準周波数の信号を作り、その所望の基準周波数の信号を用いて、ノコギ リ波を発生(生成)させていた。図8及び図9を参照して、従来のノコギリ波発 生装置2の構成を概略的に説明する。

図8は、従来のノコギリ波発生装置2の概略的なブロック図である。図8に示すように、従来のノコギリ波発生装置2は、水晶振動子などを用いて所定の値に固定された基準周波数を発生させる固定周波数発生部3と、その基準周波数に基づいてノコギリ波を生成するノコギリ波発生部4とを備えている。このように、従来のノコギリ波発生装置2では、その負荷としてピエゾ効果を利用する圧電素子(ピエゾ素子)などを用いること、すなわち、共振点が変動する負荷を駆動することを考慮していないため、このような固定周波数発生部3が用いられていた。

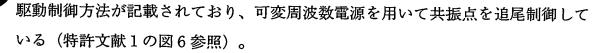
[0003]

図9は、図8に示すノコギリ波発生部4の1つの回路構成例を示す回路図である。この図9に示すように、ノコギリ波発生部4は、手動(マニュアル)でその抵抗値を変更可能な可変抵抗素子4Rと、手動で所定の静電容量を持つ1つのコンデンサに設定(切り替え)可能な複数のコンデンサ4Cを含む。なお、このノコギリ波発生部4の回路では、可変抵抗素子4Rの抵抗値を変更することによりノコギリ波の傾きを含む形状を変更可能であり、複数のコンデンサ4Cを切り替えることによりノコギリ波の周期(立ち上がりから立ち下がりまでの期間)を変更可能である。

[0004]

このように生成されたノコギリ波は、例えば、PWM駆動装置やPWM表示装置などPWM制御が行われる装置で利用されている(例えば、特許文献1参照)。PWM制御は、ノコギリ波の電圧波形と所定の電圧値とを電圧比較器により比較して、各種装置の駆動を制御する所定のDUTY(デューティー)比の信号を出力し、それらの装置をオン/オフ制御するものである。

なお、この特許文献1では、共振周波数を利用した楕円振動パーツフィーダの



[0005]

【特許文献1】

特開平11-180529号公報

[0006]

【発明が解決しようとする課題】

しかしながら、従来のノコギリ波発生装置では、共振点を用いた駆動装置においてPWM制御を行う場合、共振周波数が変動するためにノコギリ波を形成することができなかった。

すなわち、PWM制御は共振駆動装置の共振周波数により生成されたノコギリ波を用いていたが、共振周波数が変動するために、所定のデューティー比で安定することがなく、デューティー比が常に変動してしまうという問題があった。

また、PWM制御を行うための共振周波数が常に変動してしまうために、PW M制御の基準となる一定の形状に安定したノコギリ波を形成させることができないという問題もあった。

[0007]

したがって、上記課題を解決するために、本発明の目的は、共振周波数が常に変動するピエゾ素子を用いた駆動装置をPWM制御する場合や、共振周波数を任意に変動してPWM制御を行う場合でも、共振周波数の変動に応じたノコギリ波を安定的に供給することができるノコギリ波発生装置及びノコギリ波発生方法を提供することにある。

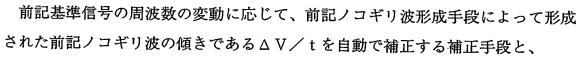
[0008]

【課題を解決するための手段】

上記課題を解決するために、本発明の一態様において、本発明のノコギリ波発 生装置は、ノコギリ波を生成するノコギリ波発生装置であって、

所定の周波数を持つ基準信号を生成する基準信号生成手段と、

前記基準信号生成手段によって生成された前記基準信号の周波数に基づいて、ノコギリ波を形成するノコギリ波形成手段と、



を備えることを特徴とする。

[0009]

本発明のノコギリ波発生装置によれば、所定の周波数を持つ基準信号が基準信号が基準信号性成手段によって生成され、ノコギリ波形成手段は、この所定の周波数に基づいて、ノコギリ波を形成し、補正手段は、このように形成されたノコギリ波の傾きである Δ V / t を自動で補正する。したがって、本発明のノコギリ波発生装置によって、共振周波数が常に変動するピエゾ素子を用いた駆動装置を P W M 制御する場合や、共振周波数を任意に変動して P W M 制御を行う場合でも、共振周波数の変動に応じたノコギリ波を安定的に供給することができる。

[0010]

ここで、好ましくは、前記補正手段は、

前記ノコギリ波形成手段によって形成されたノコギリ波の電圧値と予め設定された電圧値とを比較する電圧比較器と、

前記周波数発生手段によって生成された前記基準信号の立ち上がりの位相と前 記電圧比較器の出力信号の位相とを比較する位相比較器と、

前記位相比較器の出力信号の高域成分をカットし、それによって得られた信号 を前記ノコギリ波形成手段に帰還するローパスフィルタと、

を備えている。

[0011]

また、好ましくは、前記位相比較器は、前記電圧比較器の出力信号の位相が前記基準信号の立ち上がりの位相よりも速い場合には、前記ノコギリ波の傾きである Δ V/t を小さくするようにLowレベルの信号を出力し、前記電圧比較器の出力信号の位相が前記基準信号の立ち上がりの位相よりも遅い場合には、前記ノコギリ波の傾きである Δ V/t を大きくするようにHighレベルの信号を出力する。

[0012]

さらに、好ましくは、前記周波数発生手段は、PLL回路から構成される源周

波数発生部と、該源周波数発生部の出力に基づいて、前記基準信号を生成する周 波数発生部とを含んで構成される。

この場合、前記PLL回路は、ピエゾ素子を共振素子として用いられてもよい。

また、好ましくは、前記ノコギリ波形成手段は、定電流を出力する定電流回路と、前記定電流回路の出力電流を充電するコンデンサと、前記コンデンサに充電された電荷を放電する半導体素子とを備えている。

ここで、前記半導体素子は、IGFETであってもよい。

[0013]

本発明のノコギリ波発生装置は、前記電圧比較器の出力信号に基づいて、前記 半導体素子のオン/オフ信号を出力して、前記コンデンサに充電された電荷の放 電タイミングを制御するノコギリ波放電パルス手段を更に備えてもよい。

好ましくは、前記定電流回路は、前記ローパスフィルタの出力信号に基づいて 、出力する電流量を制御可能である。

[0014]

また、好ましくは、前記定電流回路は、ドレイン電流の定電流特性を用いるための第2のFETと、前記第2のFETのドレイン電流の制御用に、前記第2のFETのソース電極側に接続して設けられた第2のFETとから構成され、

前記第1のFETのゲート電極は、前記定電流回路の出力電流量を制御するために、前記ローパスフィルタの出力側に接続され、前記第2のFETのゲート電極及び前記第1のFETのドレイン電極は、一定の電圧値を前記定電流回路に供給する電圧源に接続されている。

[0015]

また、上記課題を解決するために、本発明の別の態様において、本発明は、ノコギリ波を生成するノコギリ波発生方法であって、

所定の周波数を持つ基準信号を生成し、生成された基準信号に基づいて、ノコギリ波を形成し、形成されたノコギリ波の頂部と基準信号の立ち上がりとを位相比較し、その位相比較の結果に基づいて該ノコギリ波の傾きである $\Delta V/t$ を自動で補正することを特徴とする。



[0016]

ここで、好ましくは、前記自動補正ステップでは、

形成されたノコギリ波の電圧値が予め設定された電圧値に到達したときにパルス信号を生成し、前記基準信号の立ち上がりの位相と前記パルス信号の位相とを比較して、前記パルス信号の位相が前記基準信号の立ち上がりの位相よりも速い場合には、前記ノコギリ波の傾きである $\Delta V/t$ を小さくし、前記パルス信号の位相が前記基準信号の立ち上がりの位相よりも遅い場合には、前記ノコギリ波の傾きである $\Delta V/t$ を大きくするように補正される。

[0017]

また、本発明のさらに別の態様では、本発明は、定電流回路であって、

一定の電圧値を供給可能な電圧源と、

ゲート電極が前記電圧源に接続され、ドレイン電極が定電流回路の出力端となる第2のFETと、

ドレイン電極が前記電圧源及び前記第2のFETのゲート電極に接続されるとともに、ゲート電極が前記定電流回路の出力電流量を制御するための電流量制御装置に接続され、該電流量制御装置の制御信号に基づいて、前記第2のFETのドレイン電極から出力される電流の電流量を調整可能な第1のFETと、

を備えることを特徴とする。

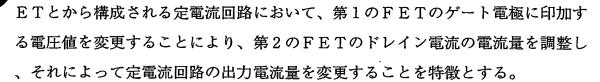
[0018]

本発明の定電流回路は、第1のFETのゲート電極に供給する制御信号により、その出力電流量を変更する。したがって、本発明の定電流回路によって、使用者のマニュアル(手動)操作などを必要とせず、制御回路(制御手段)によって簡単に定電流回路の出力電流量を変更することができる。

ここで、好ましくは、前記電流量制御装置は、ローパスフィルタを含み、前記制御信号は、前記第2のFETのドレイン電流として所望の電流量を出力するためにその電圧値を上昇及び下降可能な電圧信号である。

[0019]

また、本発明のさらにもう一つの態様では、本発明は、定電流回路の電流調整 方法であって、一定の電圧値を供給可能な電圧源と、第1のFETと、第2のF



これにより、従来の定電流回路のように、マニュアル(手動)にて抵抗の抵抗 値及び/又はコンデンサのキャパシタンスを変更することなく、第1のFETの ゲート電極に印加する電圧値(制御信号)により自動で定電流回路の出力電流値 を設定することができる。

[0020]

【発明の実施の形態】

以下、図1~図8を参照して本発明に係るノコギリ波発生装置及びノコギリ波発生方法の好適な実施形態を詳細に説明する。なお、この実施形態は例示として 挙げるものであり、これにより本発明の内容を限定的に解釈すべきではない。

まず、本発明のノコギリ波発生装置1の構成を説明する。図1は、本発明のノコギリ波発生装置1の主要部(回路構成図)を示す概略的なブロック図である。この図1において、本発明のノコギリ波発生装置1は、源周波数発生部10と、周波数発生部20と、ノコギリ波形成部(ノコギリ波形成手段)30と、ノコギリ波放電パルス回路(ノコギリ波放電パルス手段)40と、増幅器50と、電圧比較器60と、位相比較器70と、ローパスフィルタ(LPF)80とを備えている。また、ノコギリ波発生装置1は、デジタル/アナログコンバータ(DAC)91と、このDAC91、源周波数発生部10、及び周波数発生部20に接続され、これらを制御するCPU90とを備えている。以下、図2~図5のブロック図を用いて、各構成要素について詳細に説明する。

[0021]

源周波数発生部10は、本実施形態では、水晶振動子(発振子)を含むPLL (Phase Lock Loop) 回路として構成される。しかしながら、本発明はこれに限定されず、その発振周波数が安定しているならば、他の発振子を用いるPLL回路を利用してもよい。外乱などにより基準周波数が変動してしまう場合においても、本発明のノコギリ波発生装置1は、安定したノコギリ波を出力できるため有効に利用できる。





[0022]

図2は、図1に示すノコギリ波発生装置1の源周波数発生部10を概略的に示すブロック図である。この図2に示すように、源周波数発生部10は、水晶振動子101と、基準周波数発生部102と、1/M分周器103と、位相比較器104と、LPF105と、電圧制御発振器(VCO:Voltage Controlled Oscillator)106と、1/N分周器107とを備える。なお、1/M分周器103及び1/N分周器107は、その分周比であるM、Nの値をCPU90によって制御される。このように、源周波数発生部10は、2つの分周器103、107の分周比M、Nの値を適宜変更して所望の源周波数の信号を生成し、その信号を周波数発生部20に出力する。

[0023]

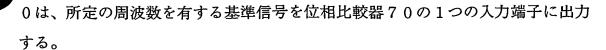
すなわち、水晶振動子101によって発振された周波数(発振周波数)に基づいて、基準周波数発生部102から出力された所定の周波数を持つ信号は、1/M分周器103によってその周波数が1/M倍に分周され、位相比較器104の1つの入力端子に入力される。源周波数発生部10の出力、すなわち、VCO106の出力信号がフィードバック(帰還)ループにより1/N分周器107に入力され、1/N分周器107によってその周波数が1/N倍に分周されたVCO106の出力信号が、位相比較器104のもう1つの入力端子に入力される。

[0024]

位相比較器104は、上記2つの入力信号の位相(すなわち、周波数)を比較し、その比較信号(比較結果)をLPF105に出力する。VCO106は、LPF105によって高域除去された比較信号に基づいて、その出力信号を調整し、最終的に、基準周波数発生部102によって生成された(出力された)信号の周波数のN/M倍の周波数を持つ信号が、周波数発生部20に出力される。

[0025]

図3は、図1に示すノコギリ波発生装置1の周波数発生部20を概略的に示す ブロック図である。この図3に示すように、周波数発生部20は、H期間形成部 201と、L期間形成部202とから構成されている。H期間形成部201及び L期間形成部202は、CPU90に制御され、それによって、周波数発生部2



[0026]

ここで、負荷としてピエゾ効果を利用する圧電素子(ピエゾ素子)を用いる場合における共振周波数特性について説明する。図8は、圧電素子(ピエゾ素子)の共振周波数特性を示すグラフである。この図8に示すように、負荷として利用されるピエゾ素子は、共振周波数領域に共振点(共振周波数:fc)を有している。この共振点は、物理的(物性的)に決まるものであり、例えば、共振周波数が常に変動するピエゾ素子を用いた駆動装置などでは、ロータの形状や摩耗状態、湿度、あるいは負荷特性などによって変動してしまう。

[0027]

なお、本発明のノコギリ波発生装置1がピエゾ素子を負荷として駆動させる場合には、ピエゾ素子を駆動制御する駆動信号の周波数、すなわち、上記図8の共振周波数と、本発明のノコギリ波発生装置の出力信号であるノコギリ波出力信号の周波数とが一致していなければPWM制御を正確に行うことができないので、ノコギリ波発生装置1は、共振周波数の変動に応じて、上述の源周波数発生部10から出力する基準信号の周波数を変動させなければならない。このとき、ピエゾ素子の共振周波数が変動したという信号を受けたCPU90は、源周波数発生部10の1/M分周器103及び1/N分周器107の分周率を適宜設定変更して、源周波数発生部10の出力信号の周波数を調整している。

このように、本発明のノコギリ波発生装置1は、負荷側の共振周波数の変動に応じて、源周波数発生部10の出力信号の周波数を任意に変更するとともに、周波数発生部20のH期間及びL期間をCPU90の制御により変更することによって、駆動信号の周波数を任意に設定することができる。

[0028]

図4は、図1に示すノコギリ波発生装置1のノコギリ波形成部30を概略的に示すブロック図である。この図4に示すように、ノコギリ波形成部30は、第1のFET301と、第2のFET302と、抵抗素子303と、コンデンサ304と、絶縁ゲート形電界効果トランジスタ(IGFET)(半導体素子)305



と、(理想)電圧源306とを備えている。

[0029]

第1のFET301のゲート電極は、LPF80の出力側に接続され、第1の FET301のソース電極及びドレイン電極は、それぞれ、第2のFET302 のソース電極及び電圧源306に接続される。

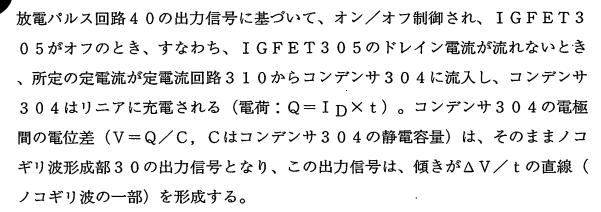
第2のFET302のゲート電極は、第1のFET301のドレイン電極及び電圧源306に接続される。また、第2のFET302のドレイン電極は、抵抗素子303及びコンデンサ304の一方の端子に接続されるとともに、増幅器50にも接続される。なお、コンデンサ304及びIGFET305の他端は、接地(アース)される。

[0030]

そして、第1及び第2のFET301、302は、LPF80の出力信号に基 づいて、所定の定電流IDを出力する定電流回路310を構成する。この定電流 回路310は、電圧源306から印加される電圧によって第2のFET302の ドレイン電流の最大値が決定されるが、LPF80の出力信号(電圧値)に基づ いて第2のFETのドレイン電流の電流量をその最大値以下の範囲で上昇あるい は下降させることによって、その出力する電流量Inを制御可能である。(本実 施形態では、図示及び詳細な説明を省略しているが、LPF80の出力信号は、 定電流回路の出力電流量を制御する電流制御装置の制御信号と考えることもでき る。この場合も同様に、この制御信号によって定電流回路310が出力する電流 量IDを制御可能である。) すなわち、LPF80の出力信号がHighレベル の場合、そのHighレベルの継続時間に応じて第1のFET301のゲート電 極に印加される電圧が上昇し、それに応じて、第2のFET302のソースード レイン間に流れるドレイン電流が増加する。これとは逆に、LPF80の出力信 号がLowレベルの場合、そのLowレベルの継続時間に応じて第1のFET3 01のゲート電極に印加される電圧が降下し、それに応じて、第2のFET30 2のソースードレイン間に流れるドレイン電流が減少する。

[0031]

IGFET305は、IGFET305のゲート電極に接続されたノコギリ波



[0032]

所定時間経過後にIGFET305がオンすると、コンデンサ304に充電されていた電荷が抵抗素子303及びIGFET305を介して瞬間的に放電され(放電電流: $I_{discharge}$)、出力信号(電圧信号)は0となる。このような制御が連続的に行われることにより、ノコギリ波出力信号が形成される。そのノコギリ波出力信号は、増幅器50に出力される。増幅器50によって増幅されたノコギリ波出力信号は、このノコギリ波発生装置1の出力信号(すなわち、ノコギリ波出力信号)となる。

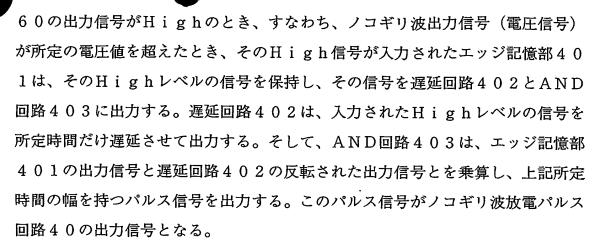
電圧比較器60は、上記増幅器50の出力電圧信号(以下、「ノコギリ波出力電圧信号」という)と、DAC91の出力電圧信号(所定の電圧信号)とを比較し、ノコギリ波出力電圧信号が所定の電圧信号よりも大きいときに、ノコギリ波放電パルス回路40及び位相比較器70にHighレベルを出力する。

[0033]

図5は、図1に示すノコギリ波発生装置1のノコギリ波放電パルス回路40を概略的に示すブロック図である。この図5に示すように、ノコギリ波放電パルス回路40は、エッジ記憶部401と、遅延(DELAY)回路402と、エッジ記憶部401の出力信号と遅延回路402の反転出力信号とを乗算するAND回路403とから構成される。ノコギリ波放電パルス回路40は、電圧比較器60の出力信号に基づいて、ノコギリ波形成部30において形成されるノコギリ波のエッジを形成するための信号を出力する。

[0034]

実際には、源周波数発生部10の出力信号をクロック信号として、電圧比較器



[0035]

位相比較器 7 0 は、周波数発生部 2 0 から入力された基準信号の位相と、電圧比較器 6 0 から入力された電圧比較信号の位相とを比較する。そして、位相比較器 7 0 は、基準信号の周波数に対して電圧比較信号の周波数が速い場合には、 2 つの信号の位相の遅れ分に相当する時間だけ Lowレベルの信号を LPF 8 0 に出力し、基準信号の周波数に対して電圧比較信号の周波数が遅い場合には、 2 つの信号の位相の進み分に相当する時間だけ Highレベルの信号を LPF 8 0 に出力する。

[0036]

LPF80は、位相比較器70から入力された位相比較信号の高域成分を除去し、上述のように、除去した信号をノコギリ波形成部30の第1のFET301のゲート電極に出力する。

なお、源周波数発生部10と、周波数発生部20とによって、基準信号生成手段が構成され、電圧比較器60と、位相比較器70と、ローパスフィルタ80とによって、補正手段が構成される。

[0037]

次に、図6及び図7のタイミングチャートを参照して、本発明のノコギリ波発生装置の一実施形態における動作を説明する。図6は、図1に示すノコギリ波発生装置1の源周波数発生部10、周波数発生部20及びノコギリ波放電パルス回路40の出力信号、並びに、ノコギリ波発生装置1の出力信号を概略的に示すタイミングチャートである。



[0038]

このタイミングチャートでは、図の上から順に、源周波数発生部10の出力信号(図6(A))、周波数発生部20の出力信号(基準信号)(図6(B))、 ノコギリ波放電パルス回路40の出力信号(図6(C))、ノコギリ波形成部3 0の3つのパターンの出力(ノコギリ波出力信号)(図6(D)~(F))が示される。

なお、図6(D)~(F)に示す上記3つのパターンは、定電流回路310からコンデンサ304に入力される電流値が所定の値よりも大きい場合、小さい場合、及び、同一の場合におけるノコギリ波出力信号を示している。

[0039]

このタイミングチャートに示すように、ノコギリ波放電パルス回路40の出力信号は、周波数発生部20の出力信号である方形波の立ち上がりに同期してパルスを発生している。そして、このパルス信号に同期して、ノコギリ波形成部30のコンデンサ304に充電された電荷が放電され、ノコギリ波形成部30の出力信号であるノコギリ波出力信号は立ち下がる(出力電圧が0になる)。

[0040]

また、図6(D)に示すように、定電流回路310の出力電流値が所定値よりも大きい場合、コンデンサ304に流入する電流量が大きくなり、ノコギリ波の傾き Δ V / t が大きくなるために、形成されるノコギリ波は、所定のタイミング(周波数発生部20の出力信号の立ち上がりのタイミング)よりも早くコンデンサ304が完全に充電されて立ち上がり、その後、ノコギリ波放電パルス回路40から出力されたパルス信号に同期して立ち下がるまで概ね一定値(電圧源306の出力電圧値)で落ち着く(すなわち、ノコギリ波の傾き Δ V / t が概ね0となる)。

[0041]

逆に、図6(E)に示すように、定電流回路310の出力電流値が所定値よりも小さい場合、ノコギリ波の傾き $\Delta V/t$ が小さくなるために、形成されるノコギリ波は、所定のタイミングになってもコンデンサ304が十分に充電されず、傾き $\Delta V/t$ が小さいなだらかなものとなる。この場合、ノコギリ波の頂部の高

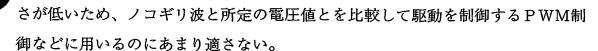


図6 (F) に示すように、ノコギリ波の傾き Δ V / t 及びノコギリ波放電パルスの発生タイミングが好ましい状態では、ノコギリ波形成部 3 0 は、きれいなノコギリ波信号を出力する。

[0042]

次いで、図7のタイミングチャートを用いて、各構成要素の出力信号の関係を 詳細に説明する。図7は、図6に示すタイミングチャートの拡大図に対応する、 電圧比較器60及び位相比較器70の出力信号を概略的に示すタイミングチャー トである。

このタイミングチャートでは、図の上から順に、源周波数発生部10の出力信号(図7(A)、周波数発生部20の出力信号(基準信号)(図7(B))、ノコギリ波形成部30の出力信号(ノコギリ波出力信号)(図7(C))、電圧比較器60の出力信号(図7(D))、ノコギリ波放電パルス回路40の出力信号(図7(E))、位相比較器70の出力信号(図7(F))が示される。

[0043]

図7 (C) に示す基準線DACは、DAC91から電圧比較器60に入力される基準電圧値である。ノコギリ波出力信号の出力値がこの基準電圧値と等しくなったときに、電圧比較器60は、パルスを出力する(図7(D))。この電圧比較器60から出力されるパルスに同期して、ノコギリ波放電パルス回路40は、Highレベルの信号を出力し、遅延回路402によって遅延された所定時間だけそのHighレベルの出力を持続する(図7(E))。

[0044]

ノコギリ波放電パルス回路 40 が High レベルの信号を出力している間、ノコギリ波形成部 30 の IGFET305 はオンされており、コンデンサ 304 に 充電された電荷が急速に放電される(図 7(C))。

なお、遅延回路402により遅延される時間、すなわち、ノコギリ波放電パルス回路40の出力がHighレベルである時間は、コンデンサ304の静電容量及び抵抗素子303の抵抗値などを考慮し、適宜設定される。



[0045]

以下、図7に示すタイミングチャートの時系列に従って、本実施形態における ノコギリ波発生の動作を説明する。

源周波数発生部10の出力信号を上述の方法で分周し、周波数発生部20の出力信号を得る。この周波数発生部20の出力信号は、一定の周期(周波数)を持つ方形波である(図7(B))。ノコギリ波出力信号の出力値がDAC91の基準電圧値と等しくなると(図7(C))、電圧比較器60がそのタイミングに合わせてパルスを出力する(図7(D))。

[0046]

電圧比較器 600パルス信号がノコギリ波放電パルス回路 40に入力されると、遅延回路 402の設定により、ノコギリ波放電パルス回路 40は、パルス信号のタイミングから所定時間 Highレベルの信号を出力する(図 7 (E))。

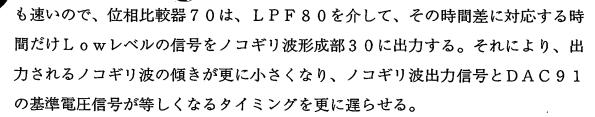
それと同時に、位相比較器 70 は、基準信号である方形波(周波数発生部 20 の出力信号)の立ち上がりのタイミングと電圧比較器 60 のパルス信号の出力されるタイミングとを比較する。最初のノコギリ波出力信号では、電圧比較器 60 の出力タイミングが基準信号の立ち上がりタイミングよりも速いので、位相比較器 70 は、ノコギリ波の傾き $\Delta V/t$ を小さくするように、すなわち、コンデンサ 304 へ流入する電流量を小さくするように、LPF 80 を介して、それらの時間差に対応する時間だけ Low レベルの信号をノコギリ波形成部 30 に出力する(図 7(F))。

[0047]

このLPF80の出力信号により、第1のFET301のゲート電極に印加される電圧が所定値だけ下がり、定電流回路310の出力電流が低下する。これにより、図7(C)の二番目のノコギリ波に示すように、ノコギリ波の傾きが小さくなり、ノコギリ波出力信号とDAC91の基準電圧信号が等しくなるタイミングを遅らせる。

[0048]

同様にして、図7 (C) に示すように、二番目のノコギリ波でも電圧比較器60の出力タイミングが周波数発生部20の基準信号の立ち上がりタイミングより



[0049]

三番目のノコギリ波では、上記のようにノコギリ波出力信号とDAC91の基準電圧信号が等しくなるタイミングが遅らされたことにより、今度は周波数発生部20の基準信号の立ち上がりタイミングが電圧比較器60の出力タイミングよりも速くなっているので、位相比較器70は、今までとは逆に、その時間差に対応する時間だけHighレベルの信号を出力する(図7(F))。それにより、出力されるノコギリ波の傾きが今度は大きくなり、ノコギリ波出力信号とDAC91の基準電圧信号が等しくなるタイミングを進ませる。

[0050]

また、四番目のノコギリ波では、また逆に、電圧比較器60の出力タイミングが周波数発生部20の基準信号の立ち上がりタイミングよりも速くなってしまうので、位相比較器70は、LPF80を介して、その時間差に対応する時間だけLowレベルの信号をノコギリ波形成部30に出力する。それにより、出力されるノコギリ波の傾きが小さくなり、ノコギリ波出力信号とDAC91の基準電圧信号が等しくなるタイミングを遅らせる。

最終的に、五番目のノコギリ波のように、電圧比較器60の出力タイミングと 周波数発生部20の基準信号の立ち上がりタイミングとが一致し、これ以降、ノ コギリ波形成部30、すなわち、本発明のノコギリ波発生装置1は、良好なノコ ギリ波出力信号を出力(形成)することができる。

[0051]

このように、本発明では、任意の周波数を持つ信号を発生することができる源 周波数発生部10及び源周波数発生部10の出力信号の周波数を任意の周波数に 可変設定できる周波数発生部20において任意の周波数を持つ基準信号を生成し 、生成された基準信号に基づいて、ノコギリ波形成部においてノコギリ波を形成 し、位相比較器70において、形成されたノコギリ波の頂部と基準信号の立ち上



がりとを位相比較し、その位相比較の結果に基づいて該ノコギリ波の傾きである ΔV/t を自動で補正している。

[0052]

また、この傾き $\Delta V/t$ の自動補正の工程では、電圧比較器 60 において、形成されたノコギリ波の電圧値が予め設定された電圧値に到達したときにパルス信号を生成し、位相比較器 70 において、前記基準信号の立ち上がりの位相と前記パルス信号の位相とを比較して、前記パルス信号の位相が前記基準信号の立ち上がりの位相よりも速い場合には、第10 の FET301 の fET3

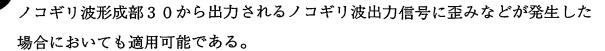
[0053]

以上のように、本発明の一実施形態におけるノコギリ波発生装置 1 及びノコギリ波発生方法によれば、ノコギリ波形成部 3 0 から出力されるノコギリ波の立ち下がりのタイミングと周波数発生部 2 0 から出力される基準信号の立ち上がりのタイミングとを位相比較器 7 0 によって比較し、その比較結果に基づいて、所定の信号をノコギリ波形成部 3 0 に帰還(フィードバック)し、定電流回路 3 1 0 の出力電流を調整することにより、形成されたノコギリ波の傾き Δ V / t を調整することができる。

したがって、本発明のノコギリ波発生装置1及びノコギリ波発生方法によって、共振周波数が常に変動するピエゾ素子を用いた駆動装置をPWM制御する場合や、共振周波数を任意に変動してPWM制御を行う場合でも、共振周波数の変動に応じたノコギリ波を安定的に供給する(出力する)ことができる。

[0054]

なお、本実施形態では、基準周波数発生部102から発生(出力)される基準 周波数の信号が負荷のピエゾ素子の共振周波数の変動に応じて設定変更する場合 について説明したが、本発明はこのような場合に限らず、何らかの外乱によって



本実施形態では、周波数発生部20は、源周波数発生部10から出力される信号の周波数をH期間形成部201及びL期間形成部202を用いて分周しているが、本発明はこれに限定されず、分周器などを用いて構成されてもよい。

以上、本発明のノコギリ波発生装置を図示の各実施形態に基づいて説明したが、本発明は、これに限定されるものではなく、ノコギリ波発生装置を構成する各部は、同様の機能を発揮し得る任意の構成のものと置換することができる。また、本発明のノコギリ波発生装置に、任意の構成物が付加されていてもよい。

【図面の簡単な説明】

- 【図1】 本発明のノコギリ波発生装置の主要部(回路構成図)を示す概略的なブロック図である。
- 【図2】 図1に示すノコギリ波発生装置の源周波数発生部を概略的に示すブロック図である。
- 【図3】 図1に示すノコギリ波発生装置の周波数発生部を概略的に示すブロック図である。
- 【図4】 図1に示すノコギリ波発生装置のノコギリ波形成部を概略的に示すブロック図である。
- 【図5】 図1に示すノコギリ波発生装置のノコギリ波放電パルス回路を概略的に示すブロック図である。
- 【図6】 図1に示すノコギリ波発生装置の源周波数発生部、周波数発生部 及びノコギリ波放電パルス回路の出力信号、並びに、ノコギリ波発生装置の出力 信号を概略的に示すタイミングチャートである。
- 【図7】 図6に示すタイミングチャートの拡大図に対応する電圧比較器及び位相比較器の出力信号を概略的に示すタイミングチャートである。
 - 【図8】 圧電素子(ピエゾ発振子)の共振周波数特性を示すグラフである
 - 【図9】 従来のノコギリ波発生装置の概略的なブロック図である。
 - 【図10】 図9に示すノコギリ波発生部の1つの回路構成例を示す回路図





【符号の説明】

1 ……ノコギリ波発生装置 10……源周波数発生部 101……水晶振動子 102……基準周波数発生部 103……分周器 104……位相比較器 105……LPF 106……VCO 107……分周器 20……周波数発生部 201……H期間形成部 202……L期間形成部 30……ノコギリ波形成部 301……第1のFET 302……第2のFET 303……抵抗素子 304……コンデンサ 305……IGFET 306……電圧源 310…… 定電流回路 40……ノコギリ波放電パルス回路 401……エッジ記憶部 402……遅延回路 403……AND回路 50……増幅器 60……電圧比較器 70……位相比較器 80……LPF 90……CPU 91……DAC 2……従来のノコギリ波発生装置 3……従来の固定周波数発生部 4……従来のノコギリ波発生装置 3……従来の固定周波数発生部 4……従来のノコギリ波発生装置 3……従来の固定周波数発生部 4……従来のノコギリ波発生

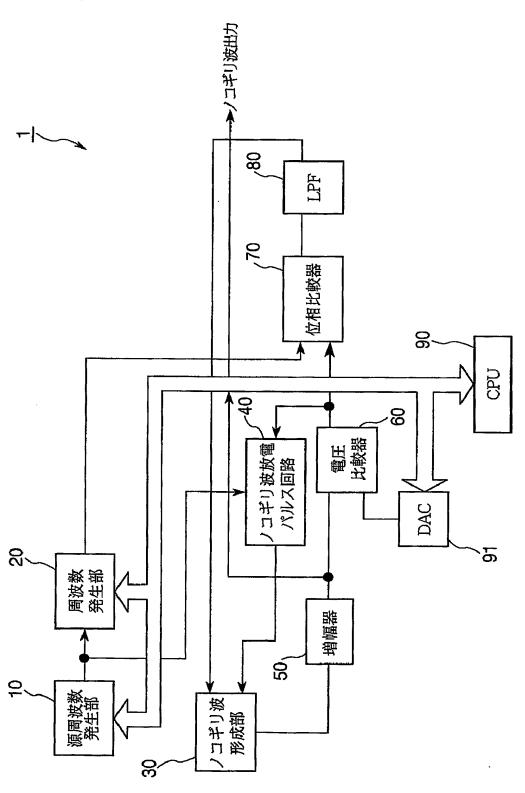




【書類名】

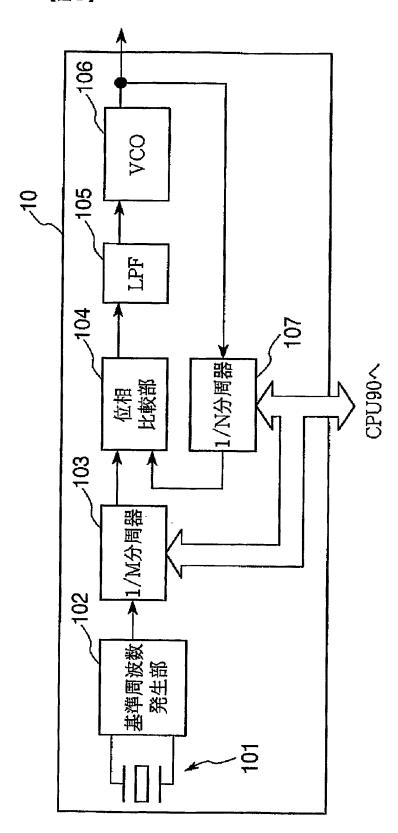
図面

【図1】



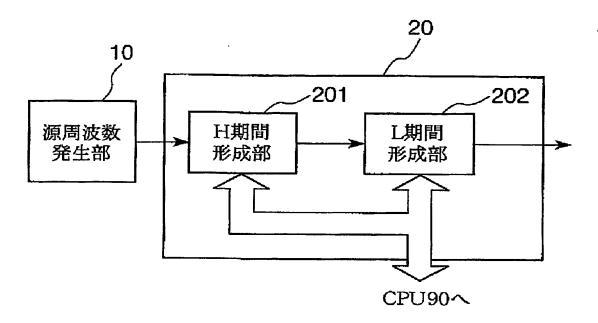




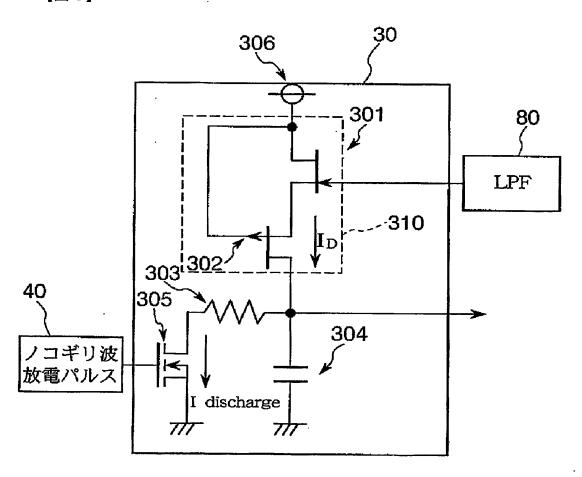




【図3】

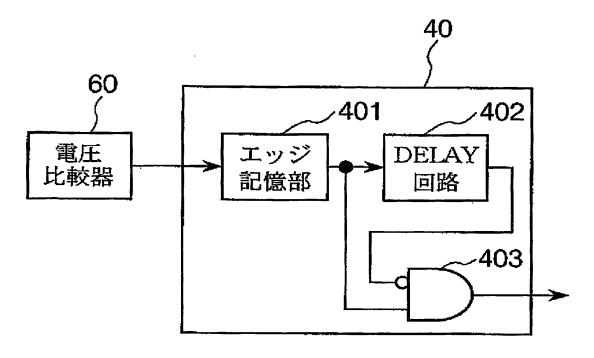


【図4】



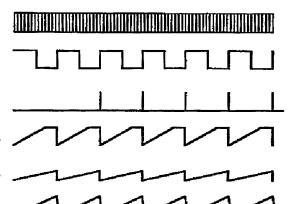


【図5】



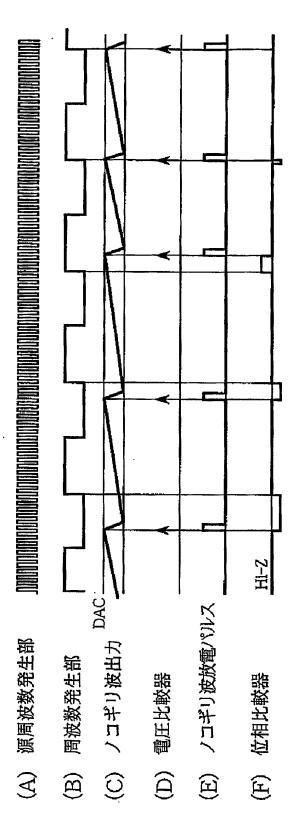
【図6】

- (A) 源周波数発生部
- (B) 周波数発生部
- (C) ノコギリ波放電パルス
- (D) ノコギリ波 (電流大 NG).
- (E) ノコギリ波 (電流小 NG) -
- (F) ノコギリ波 (電流 OK)





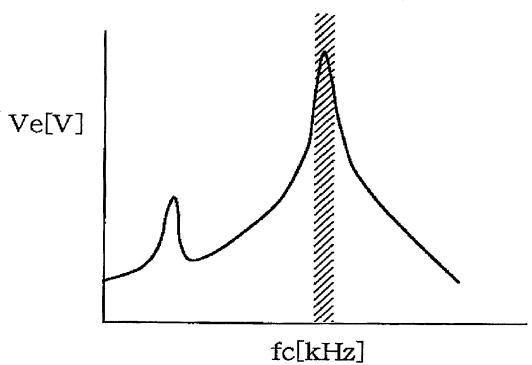




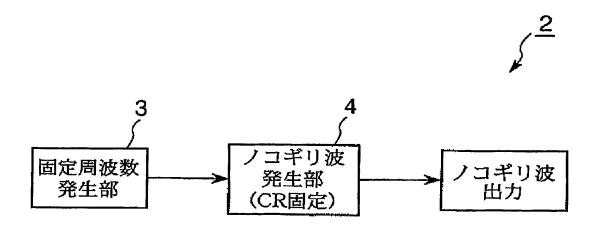


ピエゾの利用する共振周波数特性

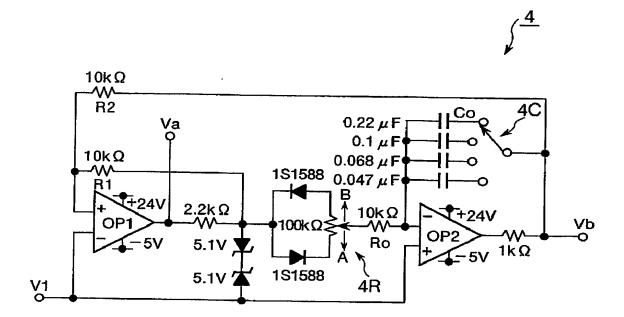
共振周波数領域



【図9】









【書類名】

要約書

【要約】

【課題】 共振周波数の変動に応じてノコギリ波を安定的に供給することができるノコギリ波発生装置及びノコギリ波発生方法を提供する。

【解決手段】 本発明のノコギリ波発生装置1は、基準信号の周波数を生成する源周波数発生部10及び周波数発生部20と、基準信号に基づいて、ノコギリ波を形成するノコギリ波形成部30と、ノコギリ波形成部30によって形成されたノコギリ波の電圧値と予め設定された電圧値とを比較する電圧比較器60と、基準信号の位相と電圧比較器60の出力信号の位相とを比較する位相比較器70と、位相比較器70の出力信号の高域成分をカットし、それによって得られた信号をノコギリ波形成部30に帰還するローパスフィルタ80とから構成される。

【選択図】図1



認定・付加情報

特許出願の番号 特願2002-382475

受付番号 50201993037

書類名 特許願

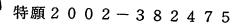
担当官 第八担当上席 0097

作成日 平成15年 1月 6日

<認定情報・付加情報>

平成14年12月27日





出願人履歴情報

識別番号

[000002369]

1. 変更年月日 [変更理由] 住 所

氏 名

1990年 8月20日 新報及得

由] 新規登録

東京都新宿区西新宿2丁目4番1号

セイコーエプソン株式会社